ANALOG DEVICES

CMOS 低電圧4 Ωデュアル SPSTスイッチ

ADG721/ADG722/ADG723

特長
+1.8 V ～ +5.5 Vの単電源動作
ON抵抗4Ω（Max）
平坦な低いON抵抗
−3 dB帯域幅＞200 MHz
レール・ツー・レール動作が可能
8ピンのμSOICパッケージを使用
高速スイッチング時間
　t_{ON} 20 ns
　t_{OFF} 10 ns
低消費電力（＜0.1 mW）
TTL/CMOS互換

アプリケーション
バッテリー駆動のシステム
通信システム
サンプル・ホールド・システム
音声信号のルーティング
映像信号のスイッチング
機械的リード・リレーの置換え

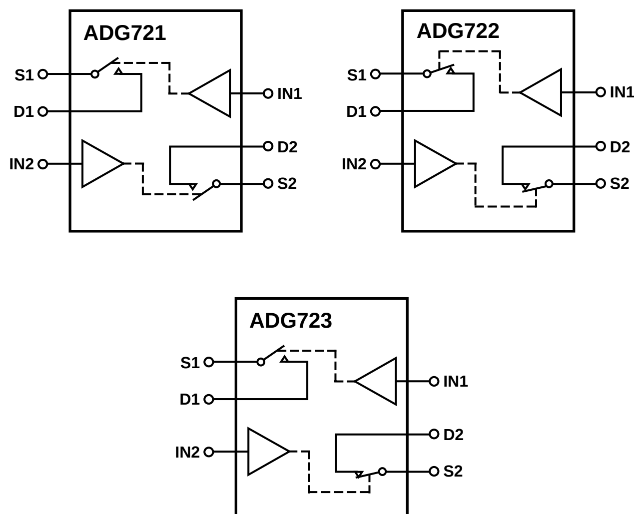
概要
ADG721、ADG722、ADG723はモノリシックCMOS SPSTスイッチであり、高速スイッチング動作、低ON抵抗、低リーク電流を維持したまま低消費電力を可能にする最新のサブミクロン・プロセスに基づいて設計されています。

ADG721、ADG722、ADG723は+1.8 V～+5.5 Vの単電源で動作するように設計されているため、バッテリー駆動機器での使用やアナログ・デバイセズ社の新世代DACおよびADCとの組合わせ使用に最適です。

ADG721、ADG722、ADG723には、独立した2つのSPST（single−pole/single−throw）スイッチが内蔵されています。ADG721とADG722は、それぞれノーマル・オープンとノーマル・クローズのスイッチを内蔵している点が異なります。ADG723では、スイッチ1がノーマル・オープンでスイッチ2がノーマル・クローズです。

ADG721、ADG722、ADG723の各スイッチのON状態は信号の伝達方向に依存しません。ADG723はブレーク・ビフォ・メークのスイッチ動作機能を持っています。

機能ブロック図



スイッチは論理"0"入力に対して示してあります。

製品のハイライト
1. +1.8 V～+5.5 Vの単電源による動作
   ADG721、ADG722、ADG723は、低ON抵抗、高速スイッチング時間、+3 V電源および+5 V電源での完全な動作保証など、高性能を提供します。
2. 非常に小さいR_{ON}抵抗（5 Vで最大4Ω、3 Vで最大10Ω）
   1.8 V動作で、R_{ON}は規定全温度範囲に対して40Ω（typ.）です。
3. ON抵抗は小さく平坦です。
4. −3 dB帯域幅＞200 MHz
5. 低消費電力
   CMOS構造により低消費電力を保証
6. t_{ON}/t_{OFF}が小さい
7. 8−ピンのμSOICを使用

REV.0

アナログ・デバイセズ株式会社

本　　社／東京都港区海岸１－１６－１　電話03（5402）8200　〒105－6891
ニューピア竹芝サウスタワービル
大阪営業所／大阪市淀川区宮原３－５－３６　電話06（6350）6868㈹　〒532－0003
新大阪第２森ビル

ADG721/ADG722/ADG723—仕様[1]

（特に指定のない限り、V_{DD}＝＋5 V±10%、GND＝0 V。全ての仕様は－40℃～＋85℃で規定）

パラメータ	Bバージョン ＋25℃	－40℃～＋85℃	単位	テスト条件/コメント
アナログ・スイッチ				
アナログ信号範囲		0 V～V_{DD}	V	
ON抵抗（R_{ON}）	4	5	Ωmax	V_S＝0 V～V_{DD}、I_S＝－10 mA、テスト回路1
チャンネル間ON抵抗値差（ΔR_{ON}）	0.3		Ωtyp	V_S＝0 V～V_{DD}、I_S＝－10 mA
		1.0	Ωmax	
ON抵抗平坦性（$R_{FLAT(ON)}$）	0.85		Ωtyp	V_S＝0 V～V_{DD}、I_S＝－10 mA
		1.5	Ωmax	
リーク電流				V_{DD}＝＋5.5 V
ソースOFFリークI_S（OFF）	±0.01		nA typ	V_S＝4.5 V/1 V、V_D＝1 V/4.5 V
	±0.25	±0.35	nA max	テスト回路2
ドレインOFFリークI_D（OFF）	±0.01		nA typ	V_S＝4.5 V/1 V、V_D＝1 V/4.5 V
	±0.25	±0.35	nA max	テスト回路2
チャンネルONリークI_D、I_S（ON）	±0.01		nA typ	V_S＝V_D＝1 V、またはV_S＝V_D＝4.5 V
	±0.25	±0.35	nA max	テスト回路3
デジタル入力				
入力HIGH電圧、V_{INH}		2.4	V min	
入力LOW電圧、V_{INL}		0.8	V max	
入力電流				
I_{INL}またはI_{INH}	0.005		μA typ	V_{IN}＝V_{INL}またはV_{INH}
		±0.1	μA max	
ダイナミック特性[2]				
t_{ON}	14		ns typ	R_L＝300Ω、C_L＝35 pF
		20	ns max	V_S＝3 V、テスト回路4
t_{OFF}	6		ns typ	R_L＝300Ω、C_L＝35 pF
		10	ns max	V_S＝3 V、テスト回路4
ブレーク・ビフォ・メーク時間遅延t_D	7		ns typ	R_L＝300Ω、C_L＝35 pF、
（ADG723の場合）		1	ns min	V_{S1}＝V_{S2}＝3 V、テスト回路5
電荷注入	2		pC typ	V_S＝2 V；R_S＝0Ω、C_L＝1 nF、テスト回路6
OFF時アイソレーション	－60		dB typ	R_L＝50Ω、C_L＝5 pF、f＝10 MHz
	－80		dB typ	R_L＝50Ω、C_L＝5 pF、f＝1 MHz、テスト回路7
チャンネル間クロストーク	－77		dB typ	R_L＝50Ω、C_L＝5 pF、f＝10 MHz
	－97		dB typ	R_L＝50Ω、C_L＝5 pF、f＝1 MHz、テスト回路8
－3 dB帯域幅	200		MHz typ	R_L＝50Ω、C_L＝5 pF、テスト回路9
C_S（OFF）	7		pF typ	
C_D（OFF）	7		pF typ	
C_D、C_S（ON）	18		pF typ	
電源電流				V_{DD}＝＋5.5 V デジタル入力＝0 Vまたは5 V
I_{DD}	0.001		μA typ	
		1.0	μA max	

注

[1] 温度範囲：Bバージョン、－40℃～＋85℃.

[2] 設計上保証しますが、出荷テストは行いません。

仕様は予告無く変更することがあります。

仕様[1]—ADG721/ADG722/ADG723

(特に指定のない限り、V_{DD}=+3 V±10%、GND=0 V。全ての仕様は−40℃〜+85℃で規定)

パラメータ	Bバージョン +25℃	−40℃ 〜 +85℃	単位	テスト条件/コメント
アナログ・スイッチ				
アナログ信号範囲		0 V 〜 V_{DD}	V	
ON抵抗(R_{ON})	6.5		Ω typ	V_S=0 V 〜 V_{DD}、I_S=−10 mA、テスト回路1
		10	Ω max	
チャンネル間ON抵抗値差(ΔR_{ON})	0.3		Ω typ	V_S=0 V 〜 V_{DD}、I_S=−10 mA
		1.0	Ω max	
ON抵抗平坦性($R_{FLAT (ON)}$)		3.5	Ω typ	V_S=0 V 〜 V_{DD}、I_S=−10 mA
リーク電流				V_{DD}=+3.3 V
ソースOFFリークI_S(OFF)	±0.01		nA typ	V_S=3 V/1 V、V_D=1 V/3 V
	±0.25	±0.35	nA max	テスト回路2
ドレインOFFリークI_D(OFF)	±0.01		nA typ	V_S=3 V/1 V、V_D=1 V/3 V
	±0.25	±0.35	nA max	テスト回路2
チャンネルONリークI_D、I_S(ON)	±0.01		nA typ	V_S=V_D=1 V、または3 V
	±0.25	±0.35	nA max	テスト回路3
デジタル入力				
入力HIGH電圧、V_{INH}		2.0	V min	
入力LOW電圧、V_{INL}		0.4	V max	
入力電流				
I_{INL}またはI_{INH}	0.005		μA typ	V_{IN}=V_{INL}またはV_{INH}
		±0.1	μA max	
動的特性[2]				
t_{ON}	16		ns typ	R_L=300Ω、C_L=35 pF
		24	ns max	V_S=2 V、テスト回路4
t_{OFF}	7		ns typ	R_L=300Ω、C_L=35 pF
		11	ns max	V_S=2 V、テスト回路4
ブレーク・ビフォ・メーク時間遅延t_D	7		ns typ	R_L=300Ω、C_L=35 pF,
(ADG723の場合)		1	ns min	V_{S1}=V_{S2}=2 V、テスト回路5
電荷注入	2		pC typ	V_S=1.5 V ; R_S=0Ω、C_L=1 nF、テスト回路6
OFF時アイソレーション	−60		dB typ	R_L=50Ω、C_L=5 pF、f=10 MHz
	−80		dB typ	R_L=50Ω、C_L=5 pF、f=1 MHz、テスト回路7
チャンネル間クロストーク	−77		dB typ	R_L=50Ω、C_L=5 pF、f=10 MHz
	−97		dB typ	R_L=50Ω、C_L=5 pF、f=1 MHz、テスト回路8
−3 dB帯域幅	200		MHz typ	R_L=50Ω、C_L=5 pF、テスト回路9
C_S(OFF)	7		pF typ	
C_D(OFF)	7		pF typ	
C_D、C_S(ON)	18		pF typ	
電源電流				V_{DD}=+3.3 V
				デジタル入力=0 Vまたは3 V
I_{DD}	0.001		μA typ	
		1.0	μA typ	

注

[1] 温度範囲:Bバージョン、−40℃〜+85℃。

[2] 設計上保証しますが、出荷テストは行いません。

仕様は予告無く変更することがあります。

絶対最大定格[1]

（特に指定のない限りT_A＝＋25℃）

VDD～GND間の電圧 ………… −0.3 V～＋7 V
アナログ入力、デジタル入力[2] ………… −0.3 V～V_{DD}＋0.3 V
または30 mA、いずれか先に入力される方
連続電流、SまたはD ………… 30 mA
動作温度範囲
産業用（Bバージョン） ………… −40℃～＋85℃
保存温度範囲 ………… −65℃～＋150℃
接合温度 ………… ＋150℃
μSOICパッケージ、消費電力 ………… 450 mW
θ_{JA}熱抵抗 ………… 206℃/W
θ_{JC}熱抵抗 ………… 44℃/W
端子温度、ハンダ処理
蒸着（60 sec） ………… ＋215℃
赤外線（15 sec） ………… ＋220℃
ESD ………… 2 kV

注
[1] 上記の絶対最大定格を超えるストレスを加えるとデバイスに永久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作セクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。同時に複数の絶対最大定格項目をデバイスに加えることはできません。
[2] IN、SまたはDにおける過電圧は内蔵ダイオードでクランプされます。電流は最大定格値に制限する必要があります。

表I．真理値表（ADG721/ADG722）

ADG721入力	ADG722入力	スイッチ状態
0	1	OFF
1	0	ON

表II．真理値表（ADG723）

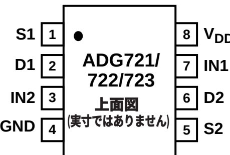
ロジック	スイッチ1	スイッチ2
0	OFF	ON
1	ON	OFF

用語

V_{DD}	正電源の電位。
GND	グランド（0 V）電位。
S	ソース端子。入力または出力。
D	ドレイン端子。入力または出力。
IN	ロジック制御入力。
R_{ON}	DとSの間の抵抗値
ΔR_{ON}	2つのチャンネル間のON抵抗値の差、すなわちR_{ON} max−R_{ON} min。
$R_{FLAT(ON)}$	指定されたアナログ信号範囲で測定されたON抵抗の最大値と最小値の差
I_S（OFF）	スイッチ“OFF”時のソース・リーク電流
I_D（OFF）	スイッチ“OFF”時のドレイン・リーク電流
I_D、I_S（ON）	スイッチ“ON”時のチャンネル・リーク電流
V_D（V_S）	端子D、端子Sのアナログ電圧
C_S（OFF）	スイッチ“OFF”時のソース容量
C_D（OFF）	スイッチ“OFF”時のドレイン容量
C_D、C_S（ON）	スイッチ“ON”時の容量
t_{ON}	デジタル制御入力から出力スイッチがONになるまでの遅延
t_{OFF}	デジタル制御入力から出力スイッチがOFFになるまでの遅延遅延
t_D	1つのアドレス状態から別のアドレス状態に切り替わる際の、90%値で測定した両スイッチの“OFF”時間または“ON”時間（ADG723の場合）
クロストーク	寄生容量に起因してチャンネル間に混入される不要な信号の大きさ
OFF時アイソレーション	“OFF”スイッチを通して混入される不要信号の大きさ
電荷注入	スイッチング時に混入されるグリッチ・インパルスの大きさ

ピン配置

8ピンμSOIC（RM−8）



オーダー・ガイド

モデル	温度範囲	ブランド*	パッケージ	パッケージ・オプション
ADG721BRM	−40℃～＋85℃	S6B	μSOIC	RM−8
ADG722BRM	−40℃～＋85℃	S7B	μSOIC	RM−8
ADG723BRM	−40℃～＋85℃	S8B	μSOIC	RM−8

*ブランド＝パッケージ・サイズの制限から、この3文字によりによりパーツ番号を表示します。

注意
ESD（静電放電）の影響を受けやすいデバイスです。4000 Vもの高圧の静電気が人体やテスト装置に容易に帯電し、検知されることなく放電されることもあります。このADG721/722/723には当社独自のESD保護回路を備えていますが、高エネルギーの静電放電にさらされたデバイスには回復不能な損傷が残ることもあります。したがって、性能低下や機能喪失を避けるために、適切なESD予防措置をとるようお奨めします。



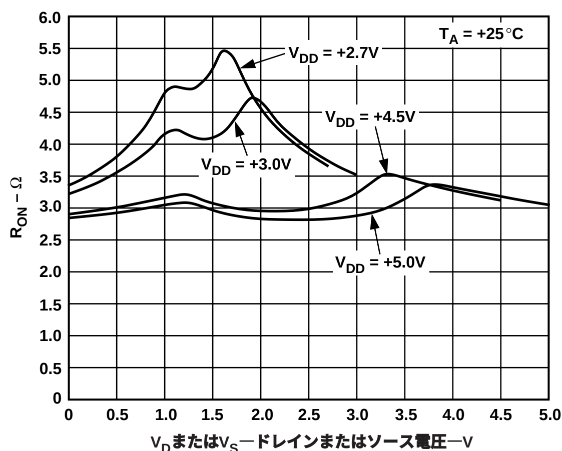


図1．単電源V_D（V_S）の関数としてのON抵抗

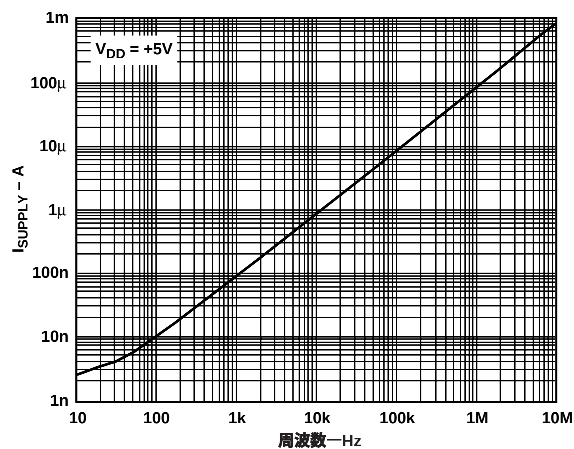


図4．電源電流と入力スイッチング周波数の関係

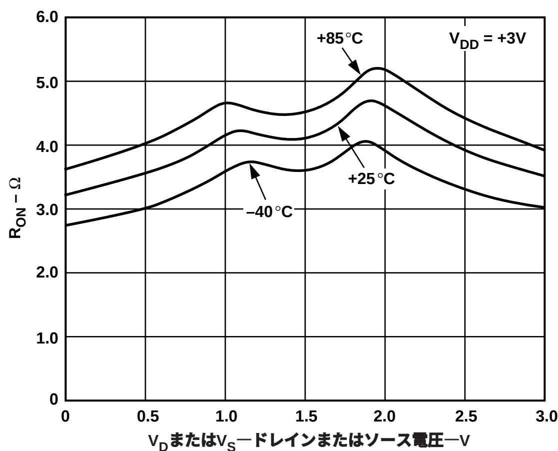


図2．種々の温度におけるV_D（V_S）の関数としてのON抵抗、V_{DD}＝＋3V

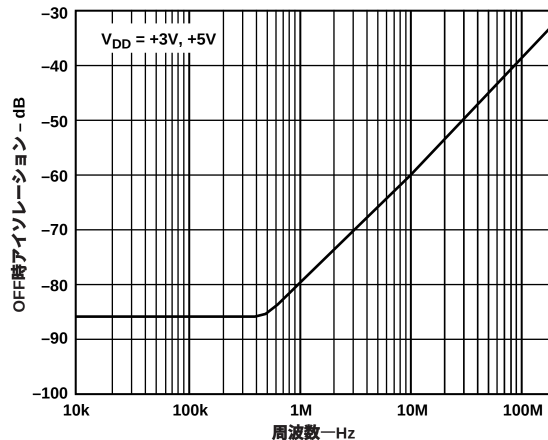


図5．OFF時アイソレーションと周波数の関係

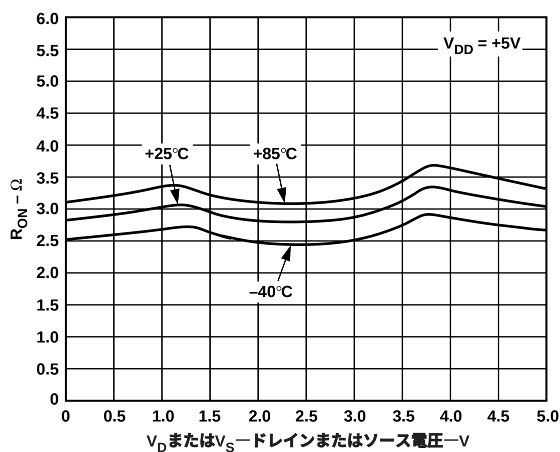


図3．種々の温度におけるV_D（V_S）の関数としてのON抵抗、V_{DD}＝＋5V

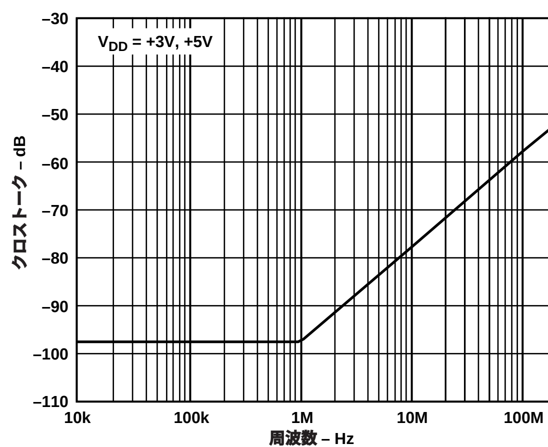


図6．クロストークと周波数の関係

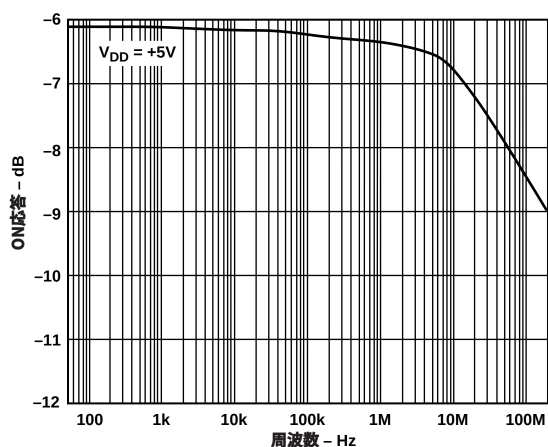
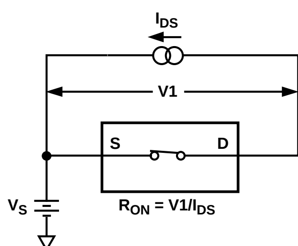
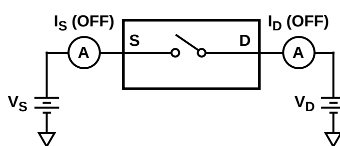


図7．ON応答と周波数の関係

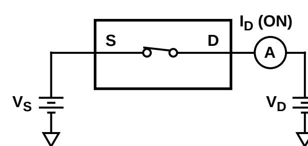
テスト回路



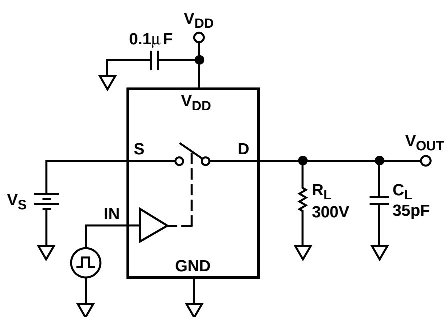
テスト回路1．ON抵抗

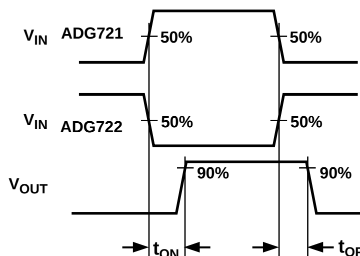


テスト回路2．Offリーク

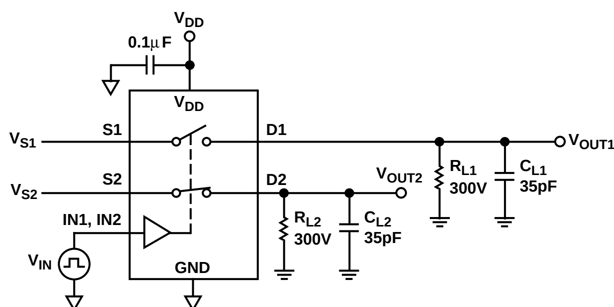


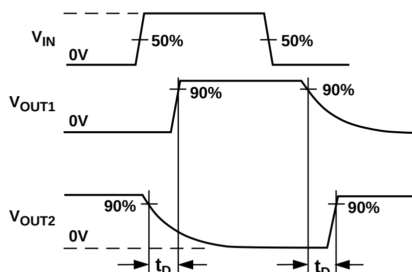
テスト回路3．Onリーク



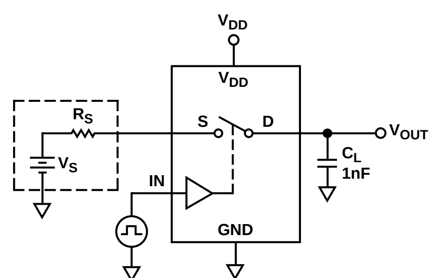


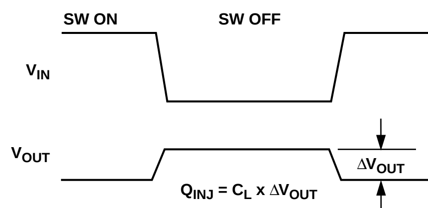
テスト回路4．スイッチング時間



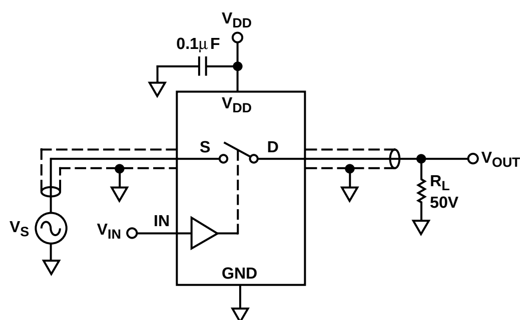


テスト回路5．ブレーク・ビフォ・メーク時間遅延、t_D（ADG723の場合）

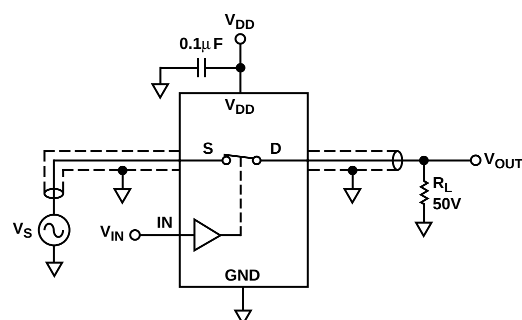




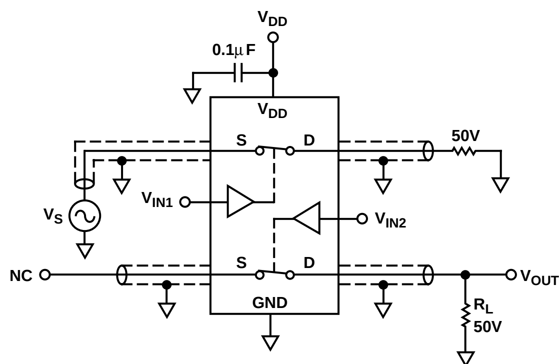
テスト回路6．電荷注入



テスト回路7．OFF時アイソレーション



テスト回路9．帯域幅



チャンネル間クロストーク
= 20 3 LOG |VS/VOUT|

テスト回路8．チャンネル間クロストーク

アプリケーション情報

ADG721/ADG722/ADG723は、アナログ・デバイセズ社のCMOSスイッチの新ファミリに属します。汎用スイッチのこのシリーズでは、スイッチング時間が改善され、ON抵抗が小さくなり、帯域幅が広くなり、消費電力とリーク電流が小さくなっています。

ADG721/ADG722/ADG723の電源電圧

ADG721/ADG722/ADG723の機能は単電源＋1.8 Vから＋5.5 Vに拡張され、電源効率と性能が重要なデザイン・パラメータとなるバッテリー駆動の機器に対して最適です。

電源電圧が入力信号範囲、ON抵抗、スイッチング時間に影響を与えることを知っておくことは重要です。特性と仕様から、電源電圧の影響を容易に読み取ることができます。

V_{DD}＝＋1.8 Vで、ON抵抗は規定温度範囲内で40Ω（typ）です。

ON抵抗と周波数の関係

図8に、CMOSスイッチのAC性能に影響を与える寄生要素を示します（スイッチはボックス内に示します）。その他の外部容量も性能を低下させます。これらの容量は、信号の通過、クロストーク、帯域幅に影響を与えます。

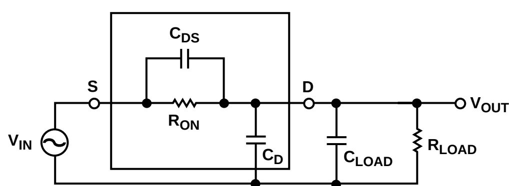


図8．スイッチと等価寄生要素

スイッチの等価回路（図8）を表す伝達関数A（s）は、次のように表されます。

$$A(s) = R_T \left[\frac{s(R_{ON} C_{DS}) + 1}{s(R_{ON} C_T R_T) + 1} \right]$$

ここで、

$C_T = C_{LOAD} + C_D + C_{DS}$
$R_T = R_{LOAD} / (R_{LOAD} + R_{ON})$

信号伝達特性は、スイッチのチャンネル容量C_{DS}に無関係です。この容量は、伝達関数A（s）の分子で周波数のゼロ点を構成します。スイッチのON抵抗が小さいため、このゼロ点は、通常、高い周波数で発生します。帯域幅は、スイッチの出力容量C_{DS}と負荷容量を組み合わせた値の関数になります。これらの容量に対応する周波数極は、A（s）の分母に現れます。

出力容量C_Dの支配的な影響により、極のブレーク・ポイント周波数が最初に発生します。したがって、帯域幅を最大にするためには、スイッチの入力容量と出力容量を小さくしてスイッチの抵抗を小さくする必要があります。ADG721/ADG722/ADG723のON抵抗と周波数の関係は図7に示してあります。

OFF時アイソレーション

OFF時アイソレーションとは、OFF状態のスイッチを通過してスイッチ出力に混入する入力信号の大きさをいいます。スイッチがOFFのときに、容量C_{DS}を介して入力信号が出力負荷に出力されます（図9）。

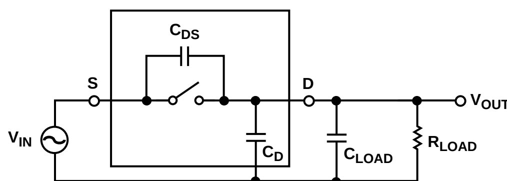


図9．外部負荷抵抗と容量により影響されるOFF時のアイソレーション

C_{DS}の値が大きいほど、大きな値が出力に混入されます。図5の代表的な性能特性に周波数の関数としてのOFF時アイソレーションの劣化を示します。DCから約1 MHzまでは、このスイッチは－80 dBより優れたアイソレーションを示しています。10 MHzまでの周波数では－60 dBより優れたアイソレーションを示していますが、周波数が大きくなると、より大きな入力信号が出力に混入します。スイッチのC_{DS}をできるだけ小さいものを選択することにより、OFF時のアイソレーションを良くすることができます。負荷の抵抗値と容量値はスイッチ・オープン時における伝達関数の極とゼロ点の係数に関係するため、負荷の抵抗値と容量値もOFF時のアイソレーションに影響を与えます。

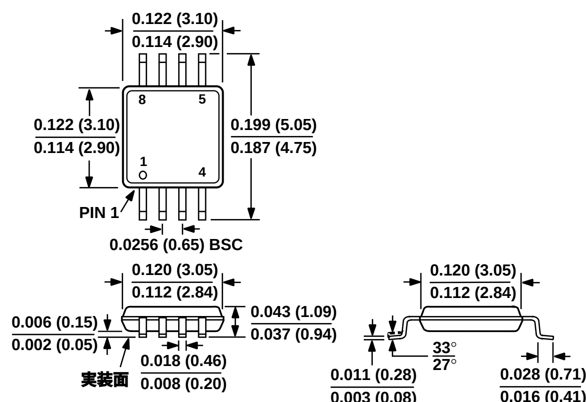
$$A(s) = \left[\frac{s(R_{LOAD} C_{DS})}{s(R_{LOAD})(C_{LOAD} + C_D + C_{DS}) + 1} \right]$$

外形寸法

サイズはインチと（mm）で示します。

8－Lead μ SOIC

（RM－8）



D381-2.7-5/99,1A
PRINTED IN JAPAN